

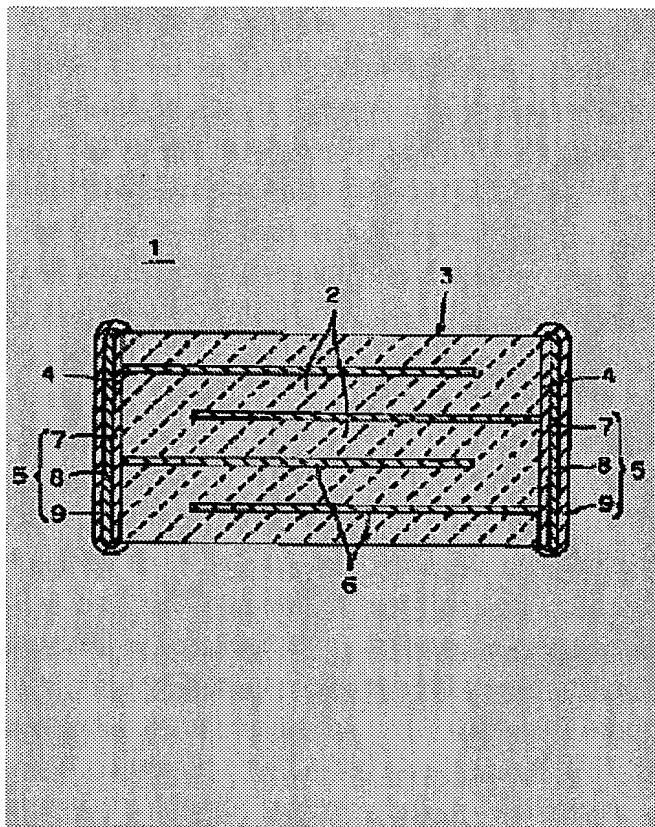
CERAMIC ELECTRONIC COMPONENT

Patent number: JP2000243649
Publication date: 2000-09-08
Inventor: UKUMA YUJI; KUROIWA SHINICHIRO; YONEDA YASUNOBU
Applicant: MURATA MANUFACTURING CO
Classification:
- **International:** H01G4/12; H01G4/12; H01C7/10; H01G4/30
- **European:**
Application number: JP19990039354 19990218
Priority number(s): JP19990039354 19990218

Abstract of JP2000243649

PROBLEM TO BE SOLVED: To enable effective prevention of generation of mechanical damages such as cracks in an electronic component main body which are caused by stresses due to heat.

SOLUTION: A terminal electrode 5 has at least three-layer structure of a first layer 7, a second layer 8 and a third layer 9 which are formed on each end surface 4 of an electronic component main body 3 in this order. The second layer 8 contains a metal oxide, which delays thermal conduction from the terminal electrode 5 to an inner electrode 6. Thereby the generation of cracks in the electronic component main body 3, which is caused by rapid temperature rise of the inner electrode 6, is prevented. The second layer 8 has a thickness of 1.0-10 μm and a porosity of 10-70%, so that effect of delaying thermal conduction is surely achieved, and satisfactory electrical conduction is ensured between the first layer 7 and the third layer 9.



Data supplied from the *esp@cenet* database - Worldwide

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-243649
(P2000-243649A)

(43) 公開日 平成12年9月8日 (2000.9.8)

(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
H 0 1 G 4/12	3 5 2 3 6 1	H 0 1 G 4/12	3 5 2 5 E 0 0 1 3 6 1 5 E 0 3 4
H 0 1 C 7/10		H 0 1 C 7/10	5 E 0 8 2
H 0 1 G 4/30	3 0 1	H 0 1 G 4/30	3 0 1 F

審査請求 未請求 請求項の数 6 O L (全 5 頁)

(21) 出願番号 特願平11-39354

(22) 出願日 平成11年2月18日 (1999.2.18)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 宇熊 裕司

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72) 発明者 黒岩 慎一郎

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(74) 代理人 100085143

弁理士 小柴 雅昭 (外1名)

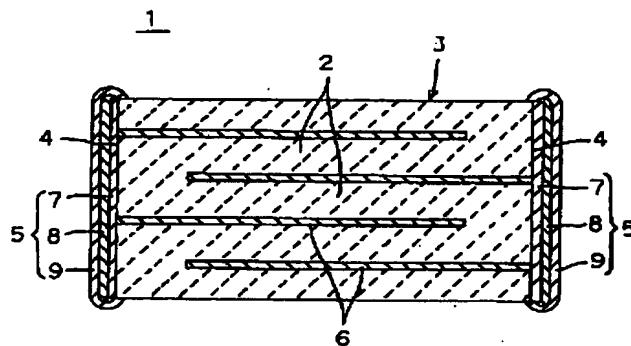
最終頁に続く

(54) 【発明の名称】 セラミック電子部品

(57) 【要約】

【課題】 セラミック電子部品の端子電極を半田付けするとき、半田の熱によるストレスのため、端子電極に接続される内部電極を形成する電子部品本体にクラックが生じることがある。

【解決手段】 端子電極5を、電子部品本体3の各端面4上に順次形成される第1層7と第2層8と第3層9との少なくとも3層構造とする。このうち、第2層8は、金属の酸化物を含む。第2層8に含まれる金属の酸化物は、端子電極5から内部電極6への熱伝導を遅らせ、それによって、内部電極6が急激に温度上昇して電子部品本体3にクラックを生じさせることを防止する。また、第2層8は、1.0～10μmの厚みおよび10～70%の気孔率を有するようにされ、それによって、熱伝導を遅らせる効果が確実に達成され、かつ第1層7と第3層9との間での良好な電氣的導通を確保する。



【特許請求の範囲】

【請求項1】 内部導体が内部に形成されかつセラミックをもって構成される電子部品本体と、
前記内部導体に接続されるように前記電子部品本体の外表面上に形成される端子電極とを備え、
前記端子電極は、前記電子部品本体の外表面上に形成される第1層と前記第1層の外側に形成される第2層と前記第2層の外側に形成される第3層とを少なくとも備え、

前記第1層は金属を含み、前記第2層は金属の酸化物を含み、前記第3層は金属を含む、セラミック電子部品。

【請求項2】 前記第2層は、厚みが $1.0\mu\text{m}$ 以上である、請求項1に記載のセラミック電子部品。

【請求項3】 前記第2層は、気孔率が $10\sim70\%$ である、請求項1または2に記載のセラミック電子部品。

【請求項4】 前記第1層に含まれる前記金属は、前記内部導体に含まれる金属と合金化しやすい金属であり、かつ、前記第3層に含まれる前記金属は、前記第1層に含まれる前記金属と合金化しやすい金属である、請求項3に記載のセラミック電子部品。

【請求項5】 前記内部導体はニッケルを含み、前記第1層はニッケルを含み、前記第2層は酸化ニッケルを含み、前記第3層は銅を含む、請求項4に記載のセラミック電子部品。

【請求項6】 前記第2層は、厚みが $10\mu\text{m}$ 以下である、請求項3ないし5のいずれかに記載のセラミック電子部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、セラミック電子部品に関するもので、特に、セラミックをもって構成される電子部品本体を備えるセラミック電子部品の端子電極における改良に関するものである。

【0002】

【従来の技術】 この発明にとって興味ある、セラミックをもって構成される電子部品本体を備えるセラミック電子部品としては、たとえば、コンデンサ、抵抗器、インダクタ、フィルタ等があり、これらのセラミック電子部品は、多くの場合、適宜の配線基板上に表面実装される。

【0003】 また、上述のような表面実装されるべきセラミック電子部品としては、電子部品本体の内部に内部導体が形成されていて、この内部導体に接続されるように、電子部品本体の少なくとも各端面上にそれぞれ端子電極が形成された構造を有するものが多い。

【0004】 たとえば、積層セラミックコンデンサにおいて、内部導体としての内部電極が卑金属を含む場合、端子電極が電子部品本体の外表面上に形成される第1層とこの第1層の外側に形成される第2層とを少なくとも備える構造とされながら、第1層が卑金属、第2層が銀

(2)

特開2000-243649

2

または銀-パラジウムをそれぞれ含むようにされたり、第1層が卑金属、第2層が銅または銅合金を含むようにされたりすることが知られている。このような金属の組合せを用いる複数層からなる端子電極によれば、内部導体との間および第1層と第2層との間で高い電気的導通状態を確保でき、静電容量や $\tan\delta$ 等の特性が劣化しにくいという利点を期待することができる。

【0005】

【発明が解決しようとする課題】 上述のようなセラミック電子部品を表面実装するにあたっては、通常、端子電極を配線基板上の所定の導電ランドに半田付けすることが行なわれる。

【0006】 しかしながら、このような半田付け工程において、熔融状態の半田からの熱によるストレスのため、たとえば電子部品本体にクラックが生じるなどの機械的損傷がもたらされることがある。このクラックは、電子部品本体における内部導体が形成される界面に沿って生じることが多く、その原因として、金属を主成分とする端子電極から同じく金属を主成分とする内部導体に熱が迅速に伝達されることによって、内部導体において比較的急激な温度上昇が生じるが、セラミックをもって構成される電子部品本体の他の部分にあっては、そこでの温度上昇がこれに追従し得ないためである、と考えられる。

【0007】 そこで、この発明の目的は、上述したような問題を解決し得る、セラミック電子部品を提供しようとすることである。

【0008】

【課題を解決するための手段】 この発明は、内部導体が内部に形成されかつセラミックをもって構成される電子部品本体と、内部導体に接続されるように電子部品本体の外表面上に形成される端子電極とを備える、セラミック電子部品に向けられるものであって、上述した技術的課題を解決するため、端子電極が、電子部品本体の外表面上に形成される第1層と第1層の外側に形成される第2層と第2層の外側に形成される第3層とを少なくとも備え、第1層は金属を含み、第2層は金属の酸化物を含み、第3層は金属を含むことを特徴としている。

【0009】 この発明において、好ましくは、第2層は、その厚みが $1.0\mu\text{m}$ 以上となるように選ばれる。

【0010】 また、この発明において、好ましくは、第2層の気孔率が $10\sim70\%$ となるように選ばれる。なお、この気孔率は、第2層の不連続性を表すもので、第3層に含まれる金属等がその気孔に入り込んだ状態をも含めての気孔率のことである。

【0011】 また、第1層に含まれる金属は、内部導体に含まれる金属と合金化しやすい金属であり、かつ、第3層に含まれる金属は、第1層に含まれる金属と合金化しやすい金属であることが好ましい。

【0012】 この発明は、より特定のな実施態様では、

内部導体はニッケルを含み、端子電極において、第1層はニッケルを含み、第2層は酸化ニッケルを含み、第3層は銅を含むようにして実施される。

【0013】また、この発明において、第2層は、その厚みが10 μ m以下となるように選ばれる。

【0014】

【発明の実施の形態】図1は、この発明の一実施形態によるセラミック電子部品1を図解的に示す断面図である。

【0015】図1を参照して、セラミック電子部品1は、積層セラミックコンデンサを構成している。セラミック電子部品1は、複数の積層された誘電体セラミック層2を有するチップ状の電子部品本体3を備え、電子部品本体3の少なくとも各端面4上には、端子電極5がそれぞれ形成されている。端子電極5の詳細な構造については、後述する。

【0016】電子部品本体3の内部には、内部導体としての複数の内部電極6が積層状に形成されている。これら内部電極6は、端子電極5の一方のものに接続されるものと他方のものに接続されるものが積層方向に関して交互に配置されている。

【0017】端子電極5は、電子部品本体3の各端面4上に形成される第1層7とこの第1層7の外側に形成される第2層8とこの第2層8の外側に形成される第3層9とを備えている。そして、これら第1ないし第3層7ないし9をそれぞれ構成する材質について言えば、第1層7は金属を含み、第2層8は金属の酸化物を含み、第3層9は金属を含む構成とされる。

【0018】このようにして、金属の酸化物を含む第2層8は、第1層7または第3層9に比べて、低い熱伝導率を与えることになるので、端子電極5が加熱されたとき、端子電極5から内部電極6への熱の伝達を低減し、内部電極6での温度上昇を遅らせるように作用する。この作用をより有効に発揮させるためには、第2層8は、厚みが1.0 μ m以上となるようにされることが好ましい。

【0019】また、好ましくは、第2層8は、気孔率が10~70%となるようにされ、また、第1層7に含まれる金属としては、内部電極6に含まれる金属と合金化しやすい金属が選ばれ、かつ、第3層9に含まれる金属としては、第1層7に含まれる金属と合金化しやすい金属が選ばれる。

【0020】このように、合金化しやすい金属を、内部電極6と第1層7との間、および第1層7と第3層9との間で、それぞれ組み合わせることにより、互いの間での電氣的導通を良好なものとすることができる。

【0021】特に第1層7と第3層9との間では、通常、第2層8に存在する気孔を通して電氣的導通が図られるが、前述のように気孔率が10~70%であることが好ましいとされたのは、気孔率が10%未満では、第

1層7と第3層9との間での電氣的導通が十分でなく、また、70%を超えると、第2層8の気孔がたとえば第3層9の金属によって充填されることによって、第2層8における金属の酸化物による熱伝導の抑制効果が低減され、第2層8の存在意義が減殺されるからである。

【0022】また、第2層8の厚みは、10 μ m以下とされることが好ましい。厚みが10 μ mを超えると、第2層8に存在する気孔を通して第1層7と第3層9との間での電氣的導通を図ることが困難になるからである。

10 【0023】以上述べたことを考慮して、より特定のな実施例では、内部電極6はニッケルを含み、第1層7はニッケルを含み、第2層8は酸化ニッケルを含み、第3層9は銅を含むようにされるとともに、第2層8は、厚みが1.0~10 μ mとなり、気孔率が10~70%となるようにされる。

【0024】このような特定のな実施例において、第1ないし第3層7ないし9は、たとえば、次のように形成されることができる。

20 【0025】まず、ニッケルを含む内部電極6を備える電子部品本体3を用意し、この電子部品本体3の各端面4上に、焼成により第1層7となるニッケルを含む導電性ペースト膜を形成し、次いで、これを焼成する。その後、この焼成膜の表面部分を、酸化処理、より具体的には酸素含有雰囲気中で熱処理する。これによって、この焼成膜の下地層がニッケルを含む第1層7となり、同じく焼成膜の表面層が酸化ニッケルを含む第2層8となる。このとき、熱処理における時間、温度、雰囲気中の酸素分圧等を制御することによって、第2層8の厚みおよび気孔率を変えることができる。

30 【0026】次いで、第2層8上に、焼成により第3層9となる銅を含む導電性ペースト膜を形成し、次いで、これを焼成する。これによって、第3層9が形成される。このとき、第3層9に含まれる銅の一部は、多かれ少なかれポーラス構造を有している第2層8の気孔内に入り込み、第3層9と第1層7との間において必要な電氣的導通を確保する。

40 【0027】なお、図示しないが、第3層9の外側に、たとえばニッケルめっきにより第4層が形成され、さらに、第4層の外側に、たとえば錫めっきにより第5層が形成されてもよい。

【0028】前述したように、第2層8は、厚みが1.0~10 μ mとなり、気孔率が10~70%となるようにされることが好ましい。このことを確認するため、以下のような実験を実施した。

50 【0029】内部電極がニッケルを含み、第1層が同じくニッケルを含み、第2層が酸化ニッケルを含み、第3層が銅を含み、第4層がニッケルめっき膜からなり、第5層が錫めっき膜からなる、積層セラミックコンデンサにおいて、第2層の厚みおよび気孔率を以下の表1に示すように種々に変えた試料を作製した。なお、第1ない

し第3層の形成方法については、前述した特定のな実施例と同様の方法を採用した。

*【0030】

*【表1】

第2層厚み	0.8 μ m	1.0 μ m	5.0 μ m					10.0 μ m	20.0 μ m
第2層気孔率	50%	50%	5%	10%	40%	70%	80%	50%	50%
耐熱衝撃試験後クラック発生率	15/50	0/50	0/50	0/50	0/50	0/50	20/50	0/50	0/50
静電容量不良発生率	0/100	0/100	4/100	0/100	0/100	0/100	0/100	0/100	5/100

【0031】表1において、「耐熱衝撃試験後クラック発生率」は、25℃の室温から325℃の熔融半田浴に試料を浸漬することによってクラックの発生した試料数の全試料数に対する比率を示している。

【0032】また、表1において、「静電容量不良発生率」は、得られた試料の静電容量が設計した所定の静電容量の90%未満となった試料数の全試料数に対する比率を示している。

【0033】また、表1において、「第2層厚み」は、EDX（※正式名称を補充下さい。）によって酸化物であることを確認して、その厚みを求めたものである。

【0034】表1からわかるように、第2層の厚みが0.8 μ mの場合には、これによる熱伝導を遅らせる効果が十分でなく、15/50の試料においてクラックが発生した。また、第2層の厚みが20.0 μ mの場合には、第2層に存在する気孔を通して第1層と第3層との間での電気的導通を図ることが困難になり、5/100の試料において静電容量不良が発生した。

【0035】このことから、第2層の厚みは、1.0～10 μ mであることが好ましいことがわかる。

【0036】また、表1において、第2層の厚みが5.0 μ mであって、第2層の気孔率が5%の場合には、第2層に存在する気孔を通して第1層と第3層との間で良好な電気的導通を図ることが困難になり、4/100の試料において静電容量不良が発生した。また、第2層の気孔率が80%の場合には、第2層の気孔が第3層の金属によって充填されることによって、第2層における金属の酸化物による熱伝導の抑制効果が低減され、20/50の試料においてクラックが発生した。

【0037】このことから、第2層の気孔率は、10～70%であることが好ましいことがわかる。

【0038】以上、この発明を積層セラミックコンデンサに関連して説明したが、この発明は、内部導体が形成された電子部品本体と、内部導体に接続されるように電子部品本体の外表面上に形成される端子電極とを備える、セラミック電子部品であれば、どのような構造または機能を有するセラミック電子部品に対しても適用することができる。

【0039】また、上述した実施形態の説明において、第3層9上にめっき膜が形成されることもあり得ることを示唆したが、このように、端子電極5は、第1層7、第2層8および第3層9からなる3層構造であることに

限定されず、第3層9上にさらに少なくとも1つの他の層が形成されても、あるいは、第1層7と第2層8との間および/または第2層8と第3層9との間に他の層が形成されてもよい。

【0040】

【発明の効果】以上のように、この発明に係るセラミック電子部品によれば、端子電極の第2層が金属の酸化物を含んでいるので、配線基板への半田付け時などの場合において、端子電極から内部導体への熱の伝達を遅らせることができる。そのため、この熱によるストレスが原因となって電子部品本体にクラックなどの機械的損傷が生じることを有利に防止することができる。

【0041】また、端子電極の第1層および第3層は、金属を含む構成とされるので、セラミック電子部品の特性を実質的に損ねることはない。

【0042】この発明において、端子電極の第2層の厚みが1.0 μ m以上となるように選ばれると、上述のような端子電極から内部電極への熱の伝達を遅らせる効果をより確実に達成することができる。

【0043】また、この発明において、端子電極の第2層の気孔率が10～70%となるように選ばれると、端子電極の第1層と第3層との間での電気的導通を十分に図ることができるとともに、第2層の気孔がたとえば第3層の金属によって充填されることによって、第2層における金属の酸化物による熱伝導の抑制効果が低減され、第2層の存在意義が減殺されることを防止することができる。

【0044】また、この発明において、端子電極の第1層に含まれる金属が、内部導体に含まれる金属と合金化しやすい金属であり、かつ、端子電極の第3層に含まれる金属が、第1層に含まれる金属と合金化しやすい金属であると、内部電極と端子電極の第1層との間および端子電極の第1層と第3層との間での電気的導通をより良好なものとすることができる。

【0045】また、この発明において、端子電極の第2層の厚みが10 μ m以下となるように選ばれることによっても、第1層と第3層との間での電気的導通をより良好なものとするすることができる。

【図面の簡単な説明】

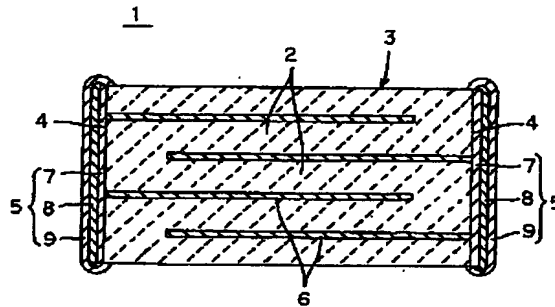
【図1】この発明の一実施形態によるセラミック電子部品1を示す断面図である。

【符号の説明】

- 1 セラミック電子部品
3 電子部品本体
4 端面 (外表面)
5 端子電極

- 6 内部電極 (内部導体)
7 第1層
8 第2層
9 第3層

【図1】



フロントページの続き

(72)発明者 米田 康信
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

Fターム(参考) 5E001 AB03 AC09 AF00 AF06 AH01
AH07 AH08 AJ03
5E034 CA10 CB01 DA07 DC01 DC09
5E082 AA01 AB03 BC33 EE23 FG26
FG54 GG10 GG11 GG26 GG28
JJ03 JJ05 JJ12 JJ21 JJ23
MM24 PP09 PP10